

Translation

Rec'd PCT/PTO 24 JUN 2004  
PATENT COOPERATION TREATY

PCT Application  
PCT/JP2002/012898



PCT

INTERNATIONAL PRELIMINARY EXAMINATION REPORT

(PCT Article 36 and Rule 70)

0

Applicant's or agent's file reference E01379/2T509	<b>FOR FURTHER ACTION</b> See Notification of Transmittal of International Preliminary Examination Report (Form PCT/IPEA/416)	
International application No. PCT/JP2002/012898	International filing date (day/month/year) 10 December 2002 (10.12.2002)	Priority date (day/month/year) 26 December 2001 (26.12.2001)
International Patent Classification (IPC) or national classification and IPC H04B 1/10		
Applicant KABUSHIKI KAISHA TOYOTA JIDOSHOKKI		

1. This international preliminary examination report has been prepared by this International Preliminary Examining Authority and is transmitted to the applicant according to Article 36.
2. This REPORT consists of a total of 7 sheets, including this cover sheet.
- ☐ This report is also accompanied by ANNEXES, i.e., sheets of the description, claims and/or drawings which have been amended and are the basis for this report and/or sheets containing rectifications made before this Authority (see Rule 70.16 and Section 607 of the Administrative Instructions under the PCT).
- These annexes consist of a total of \_\_\_\_\_ sheets.

3. This report contains indications relating to the following items:

- I ☒ Basis of the report
- II ☐ Priority
- III ☐ Non-establishment of opinion with regard to novelty, inventive step and industrial applicability
- IV ☐ Lack of unity of invention
- V ☒ Reasoned statement under Article 35(2) with regard to novelty, inventive step or industrial applicability; citations and explanations supporting such statement
- VI ☐ Certain documents cited
- VII ☐ Certain defects in the international application
- VIII ☐ Certain observations on the international application

Date of submission of the demand 10 July 2003 (10.07.2003)	Date of completion of this report 04 December 2003 (04.12.2003)
Name and mailing address of the IPEA/JP	Authorized officer
Facsimile No.	Telephone No.

# INTERNATIONAL PRELIMINARY EXAMINATION REPORT

International application No.

PCT/JP2002/012898

## I. Basis of the report

### 1. With regard to the elements of the international application:\*

- ☒ the international application as originally filed
- ☐ the description:  
 pages \_\_\_\_\_, as originally filed  
 pages \_\_\_\_\_, filed with the demand  
 pages \_\_\_\_\_, filed with the letter of \_\_\_\_\_
- ☐ the claims:  
 pages \_\_\_\_\_, as originally filed  
 pages \_\_\_\_\_, as amended (together with any statement under Article 19  
 pages \_\_\_\_\_, filed with the demand  
 pages \_\_\_\_\_, filed with the letter of \_\_\_\_\_
- ☐ the drawings:  
 pages \_\_\_\_\_, as originally filed  
 pages \_\_\_\_\_, filed with the demand  
 pages \_\_\_\_\_, filed with the letter of \_\_\_\_\_
- ☐ the sequence listing part of the description:  
 pages \_\_\_\_\_, as originally filed  
 pages \_\_\_\_\_, filed with the demand  
 pages \_\_\_\_\_, filed with the letter of \_\_\_\_\_

### 2. With regard to the language, all the elements marked above were available or furnished to this Authority in the language in which the international application was filed, unless otherwise indicated under this item.

These elements were available or furnished to this Authority in the following language \_\_\_\_\_ which is:

- ☐ the language of a translation furnished for the purposes of international search (under Rule 23.1(b)).
- ☐ the language of publication of the international application (under Rule 48.3(b)).
- ☐ the language of the translation furnished for the purposes of international preliminary examination (under Rule 55.2 and/or 55.3).

### 3. With regard to any nucleotide and/or amino acid sequence disclosed in the international application, the international preliminary examination was carried out on the basis of the sequence listing:

- ☐ contained in the international application in written form.
- ☐ filed together with the international application in computer readable form.
- ☐ furnished subsequently to this Authority in written form.
- ☐ furnished subsequently to this Authority in computer readable form.
- ☐ The statement that the subsequently furnished written sequence listing does not go beyond the disclosure in the international application as filed has been furnished.
- ☐ The statement that the information recorded in computer readable form is identical to the written sequence listing has been furnished.

### 4. ☐ The amendments have resulted in the cancellation of:

- ☐ the description, pages \_\_\_\_\_
- ☐ the claims, Nos. \_\_\_\_\_
- ☐ the drawings, sheets/fig \_\_\_\_\_

### 5. ☐ This report has been established as if (some of) the amendments had not been made, since they have been considered to go beyond the disclosure as filed, as indicated in the Supplemental Box (Rule 70.2(c)).\*\*

\* Replacement sheets which have been furnished to the receiving Office in response to an invitation under Article 14 are referred to in this report as "originally filed" and are not annexed to this report since they do not contain amendments (Rule 70.16 and 70.17).

\*\* Any replacement sheet containing such amendments must be referred to under item 1 and annexed to this report.

# INTERNATIONAL PRELIMINARY EXAMINATION REPORT

International application No.

PCT/JP 02/12898

## V. Reasoned statement under Article 35(2) with regard to novelty, inventive step or industrial applicability; citations and explanations supporting such statement

### 1. Statement

Novelty (N)	Claims	1-13	YES
	Claims		NO
Inventive step (IS)	Claims		YES
	Claims	1-13	NO
Industrial applicability (IA)	Claims	1-13	YES
	Claims		NO

### 2. Citations and explanations

Document 1: JP 9-186617 A (Sanyo Electric Co., Ltd.), 15 July 1997, fig. 2

Document 2: JP 2-48830 A (Pioneer Electronic Corp.), 19 February 1990, fig. 1

Document 3: JP 11-260093 A (Yamaha Corp.), 24 September 1999, paragraphs [0001]-[0009] and fig. 13

Document 4: JP 62-123819 A (Hitachi Medical Corp.), 5 June 1987, full text

Document 5: JP 1-136404 A (N. V. Philips' Gloeilampenfabrieken), 29 May 1989, fig. 1

Document 6: JP 9-284096 A (Hitachi, Ltd.), 31 October 1997, fig. 1

#### Claim 1

Document 1 discloses a noise filter circuit having a high-pass filter 2, a pulse generating circuit 3-5, an analog delay circuit 1, and an output circuit 5.

Document 2 discloses a noise filter circuit having a high-pass filter 3, a pulse generating circuit 4-6, an analog delay circuit 1, and an output circuit 2, 7.

Document 3 discloses an analog delay circuit having a plurality of capacitors C1-Cn, a plurality of first switches SW1-SWn, and a plurality of second switches SW1'-SWn'.

Using the analog delay circuit in document 3 as the analog delay circuit in the noise filter circuit in document 1 or document 2 is easily derivable. Hence, claim 1 does not involve an inventive step.

#### Claim 2

The high-pass filter 2 in document 1 and the high-pass filter 3 in document 2 are noise extraction circuits. Hence, claim 2 does not involve an inventive step.

#### Claim 3

Forming the noise filter circuit disclosed in document 1 or document 2, in which the analog delay circuit disclosed in document 3 is used as the analog delay circuit, on the same substrate by means of an MOS process, is a design feature. Hence, claim 3 does not involve an inventive step.

#### Claim 4

In document 3 (fig. 13), the output sides of the plurality of second switches SW1'-SWn' are commonly connected. Hence, claim 4 does not involve an inventive step.

#### Claim 5

Document 3 (paragraph [0004]) discloses the feature of "switching on the input switches SW1 to SWn sequentially, such as SW1→SW2→...SWn→SW1." Therefore, input switches SW1 to SWn will be in an exclusively connected state. Hence, claim 5 does not involve an inventive step.

#### Claim 6

Document 3 (paragraph [0004]) discloses the feature of "switching on the output switches SW1' to SWn' sequentially, such as SW1'→SW2'→...SWn'→SW1'." Therefore,

output switches SW1' to SWn' will be in an exclusively connected state. Hence, claim 6 does not involve an inventive step.

#### Claim 7

Document 6 discloses an analog switch comprising a channel p-type FETQ12 and channel n-type FETQ11 connected in parallel. It is easily derivable to use the analog switch disclosed in document 6 as the plurality of first switches SW1-SWn and the plurality of second switches SW1'-SWn' disclosed in document 3. Hence, claim 7 does not involve an inventive step.

#### Claim 8

Document 3 (paragraph [0004]) discloses the feature of "switching on the input switches SW1 to SWn sequentially, such as SW1→SW2→...SWn→SW1." Document 3 (paragraph [0004]) discloses the feature of "switching on the output switches SW1' to SWn' sequentially, such as SW1'→SW2'→...SWn'→SW1'." Therefore, input switches SW1 to SWn and output switches SW1' to SWn' are selected cyclically. Hence, claim 8 does not involve an inventive step.

#### Claim 9

Document 1 (paragraph [0009]) discloses the feature of "the delay time of LPF (1) being equivalent to the delay time from HPF (2) to the trigger-generating circuit (4)." Meanwhile, the delay time in document 3 (fig. 13) is equivalent to one cycle of the clock that controls input switches SW1 to SWn or output switches SW1' to SWn'. Hence, it is obvious that when the analog delay circuit disclosed in document 3 is used as the analog delay circuit in the noise filter circuit disclosed in document 1 or document 2, the equation, "delay time from the high-

pass filter to the pulse-generating circuit" = "one cycle of the clock that controls input switches SW1 to SWn or output switches SW1' to SWn'," must hold true. Hence, claim 9 does not involve an inventive step.

#### Claim 10

Document 3 (fig. 13) discloses an output capacitor Cp. Hence, claim 10 does not involve an inventive step.

#### Claim 11

Document 3 (paragraph [0007]) discloses a "parasitic capacitance Cp." Therefore, the parasitic capacitance disclosed in document 3 is considered as smaller than the capacitance of a plurality of capacitors C1-Cn. Hence, claim 11 does not involve an inventive step.

#### Claim 12

The formation of the component parts of the noise filter circuit set forth in claims 1-10 on the same substrate is a design feature. Hence, claim 12 does not involve an inventive step.

#### Claim 13

The formation of the component parts of the noise filter circuit set forth in claims 1-10 on the same substrate by means of the CMOS process is a design feature. Hence, claim 13 does not involve an inventive step.

The content of document 4 is nearly the same as that of document 3. Hence, if the words "document 3" in the text above regarding claims 1-13 were replaced by "document 4," said claims would still not involve an inventive step.

**INTERNATIONAL PRELIMINARY EXAMINATION REPORT**

International application No.

PCT/JP 02/12898

The content of document 5 is nearly the same as that of document 3. Hence, if the words "document 3" in the text above regarding claims 1-13 were replaced by "document 5," said claims would still not involve an inventive step.

Rec'd CT/PTG 24 JUN 2004

REC'D 19 DEC 2003

特 許 協 力 条 約

WIPO

PCT

PCT

## 国際予備審査報告

(法第12条、法施行規則第56条)  
[PCT36条及びPCT規則70]

出願人又は代理人 の書類記号 E01379/2T509	今後の手続きについては、国際予備審査報告の送付通知(様式PCT/ IPEA/416)を参照すること。	
国際出願番号 PCT/JP02/12898	国際出願日 (日.月.年) 10.12.02	優先日 (日.月.年) 26.12.01
国際特許分類(IPC) Int. Cl. H04B1/10		
出願人(氏名又は名称) 株式会社豊田自動織機		

1. 国際予備審査機関が作成したこの国際予備審査報告を法施行規則第57条(PCT36条)の規定に従い送付する。

2. この国際予備審査報告は、この表紙を含めて全部で 5 ページからなる。

☐ この国際予備審査報告には、附属書類、つまり補正されて、この報告の基礎とされた及び/又はこの国際予備審査機関に対してした訂正を含む明細書、請求の範囲及び/又は図面も添付されている。  
(PCT規則70.16及びPCT実施細則第607号参照)  
この附属書類は、全部で ページである。

3. この国際予備審査報告は、次の内容を含む。

I ☒ 国際予備審査報告の基礎II ☐ 優先権III ☐ 新規性、進歩性又は産業上の利用可能性についての国際予備審査報告の不作成IV ☐ 発明の単一性の欠如V ☒ PCT35条(2)に規定する新規性、進歩性又は産業上の利用可能性についての見解、それを裏付けるための文献及び説明VI ☐ ある種の引用文献VII ☐ 国際出願の不備VIII ☐ 国際出願に対する意見

国際予備審査の請求書を受理した日 10.07.03	国際予備審査報告を作成した日 04.12.03	
名称及びあて先 日本国特許庁(IPEA/JP) 郵便番号100-8915 東京都千代田区霞が関三丁目4番3号	特許庁審査官(権限のある職員) 江口 能弘	5W 8125
	電話番号 03-3581-1101 内線 3534	

様式PCT/IPEA/409(表紙)(1998年7月)



## I. 国際予備審査報告の基礎

1. この国際予備審査報告は下記の出願書類に基づいて作成された。(法第6条(PCT14条)の規定に基づく命令に  
 応答するために提出された差し替え用紙は、この報告書において「出願時」とし、本報告書には添付しない。  
 PCT規則70.16, 70.17)

☒ 出願時の国際出願書類

- ☐ 明細書 第 \_\_\_\_\_ ページ、 出願時に提出されたもの  
 明細書 第 \_\_\_\_\_ ページ、 国際予備審査の請求書と共に提出されたもの  
 明細書 第 \_\_\_\_\_ ページ、 \_\_\_\_\_ 付の書簡と共に提出されたもの
- ☐ 請求の範囲 第 \_\_\_\_\_ 項、 出願時に提出されたもの  
 請求の範囲 第 \_\_\_\_\_ 項、 PCT19条の規定に基づき補正されたもの  
 請求の範囲 第 \_\_\_\_\_ 項、 国際予備審査の請求書と共に提出されたもの  
 請求の範囲 第 \_\_\_\_\_ 項、 \_\_\_\_\_ 付の書簡と共に提出されたもの
- ☐ 図面 第 \_\_\_\_\_ ページ/図、 出願時に提出されたもの  
 図面 第 \_\_\_\_\_ ページ/図、 国際予備審査の請求書と共に提出されたもの  
 図面 第 \_\_\_\_\_ ページ/図、 \_\_\_\_\_ 付の書簡と共に提出されたもの
- ☐ 明細書の配列表の部分 第 \_\_\_\_\_ ページ、 出願時に提出されたもの  
 明細書の配列表の部分 第 \_\_\_\_\_ ページ、 国際予備審査の請求書と共に提出されたもの  
 明細書の配列表の部分 第 \_\_\_\_\_ ページ、 \_\_\_\_\_ 付の書簡と共に提出されたもの

2. 上記の出願書類の言語は、下記に示す場合を除くほか、この国際出願の言語である。

上記の書類は、下記の言語である \_\_\_\_\_ 語である。

- ☐ 国際調査のために提出されたPCT規則23.1(b)にいう翻訳文の言語  
☐ PCT規則48.3(b)にいう国際公開の言語  
☐ 国際予備審査のために提出されたPCT規則55.2または55.3にいう翻訳文の言語

3. この国際出願は、ヌクレオチド又はアミノ酸配列を含んでおり、次の配列表に基づき国際予備審査報告を行った。

- ☐ この国際出願に含まれる書面による配列表  
☐ この国際出願と共に提出された磁気ディスクによる配列表  
☐ 出願後に、この国際予備審査(または調査)機関に提出された書面による配列表  
☐ 出願後に、この国際予備審査(または調査)機関に提出された磁気ディスクによる配列表  
☐ 出願後に提出した書面による配列表が出願時における国際出願の開示の範囲を超える事項を含まない旨の陳述書の提出があった  
☐ 書面による配列表に記載した配列と磁気ディスクによる配列表に記載した配列が同一である旨の陳述書の提出があった。

4. 補正により、下記の書類が削除された。

- ☐ 明細書 第 \_\_\_\_\_ ページ  
☐ 請求の範囲 第 \_\_\_\_\_ 項  
☐ 図面 図面の第 \_\_\_\_\_ ページ/図

5. ☐ この国際予備審査報告は、補充欄に示したように、補正が出願時における開示の範囲を越えてされたものと認められるので、その補正がされなかったものとして作成した。(PCT規則70.2(c) この補正を含む差し替え用紙は上記1.における判断の際に考慮しなければならず、本報告に添付する。)

V. 新規性、進歩性又は産業上の利用可能性についての法第12条(PCT35条(2))に定める見解、それを裏付ける文献及び説明

1. 見解

新規性(N)	請求の範囲	1-13	有
	請求の範囲		無
進歩性(IS)	請求の範囲		有
	請求の範囲	1-13	無
産業上の利用可能性(IA)	請求の範囲	1-13	有
	請求の範囲		無

2. 文献及び説明(PCT規則70.7)

〔請求の範囲1〕

文献1: JP 9-186617 A (三洋電機株式会社)  
1997.07.15, 第2図

には、ハイパスフィルタ2, パルス生成回路3-5、アナログ遅延回路1、出力回路5を有するノイズ除去回路が記載されている。

文献2: JP 2-48830 A (パイオニア株式会社)  
1990.02.19, 第1図

には、ハイパスフィルタ3, パルス生成回路4-6、アナログ遅延回路1、出力回路2, 7を有するノイズ除去回路が記載されている。

文献3: JP 11-260093 A (ヤマハ株式会社)  
1999.09.24, 段落番号【0001】-【0009】, 第13図

には、複数のコンデンサC1-Cn、複数の第1スイッチSW1-SWn、複数の第2スイッチSW1'-SWn'を備えたアナログ遅延回路が記載されている。

文献1または文献2のノイズ除去回路において、アナログ遅延回路を文献3のアナログ遅延回路とすることは容易に想到できたことである。したがって、請求の範囲1は進歩性を有しない。

〔請求の範囲2〕

文献1のハイパスフィルタ2および文献2のハイパスフィルタ3は、ノイズ抽出回路である。したがって、請求の範囲2は進歩性を有しない。

〔請求の範囲3〕

アナログ遅延回路を文献3のアナログ遅延回路とした、文献1または文献2のノイズ除去回路を、MOSプロセスにより同一基板上に形成することは、設計的事項である。したがって、請求の範囲3は進歩性を有しない。

補充欄 (いずれかの欄の大きさが足りない場合に使用すること)

## 第 V.2 欄の続き

## 〔請求の範囲 4〕

文献 3 の第 13 図では、複数の第 2 スイッチ  $SW1' \sim SWn'$  の出力側が共通に接続されている。したがって、請求の範囲 4 は進歩性を有しない。

## 〔請求の範囲 5〕

文献 3 の段落番号【0004】に「入力スイッチ  $SW1 \sim SWn$  を  $SW1 \rightarrow SW2 \rightarrow \dots SWn \rightarrow SW1 \dots$  といったように順次オン状態にする」と記載されている。したがって、入力スイッチ  $SW1 \sim SWn$  は排他的に導通状態になる。したがって、請求の範囲 5 は進歩性を有しない。

## 〔請求の範囲 6〕

文献 3 の段落番号【0004】に「出力スイッチ  $SW1' \sim SWn'$  を  $SW1' \rightarrow SW2' \rightarrow \dots SWn' \rightarrow SW1' \dots$  といったように順次オン状態にする」と記載されている。したがって、出力スイッチ  $SW1' \sim SWn'$  は排他的に導通状態になる。したがって、請求の範囲 6 は進歩性を有しない。

## 〔請求の範囲 7〕

文献 6 : JP 9-284096 A (株式会社日立製作所)

1997.10.31 第 1 図

には、 $p$ チャネル型 FET  $Q12$  と  $n$ チャネル型 FET  $Q11$  を並列接続したアナログスイッチが記載されている。文献 3 の複数の第 1 スイッチ  $SW1 \sim SWn$ 、複数の第 2 スイッチ  $SW1' \sim SWn'$  を、文献 6 のアナログスイッチとすることは、容易に想到できたことである。したがって、請求の範囲 6 は進歩性を有しない。

## 〔請求の範囲 8〕

文献 3 の段落番号【0004】に「入力スイッチ  $SW1 \sim SWn$  を  $SW1 \rightarrow SW2 \rightarrow \dots SWn \rightarrow SW1 \dots$  といったように順次オン状態にする」と記載されている。文献 3 の段落番号【0004】に「出力スイッチ  $SW1' \sim SWn'$  を  $SW1' \rightarrow SW2' \rightarrow \dots SWn' \rightarrow SW1' \dots$  といったように順次オン状態にする」と記載されている。したがって、入力スイッチ  $SW1 \sim SWn$  および 出力スイッチ  $SW1' \sim SWn'$  は巡回的に選択されている。したがって、請求の範囲 8 は進歩性を有しない。

## 〔請求の範囲 9〕

文献 1 の段落番号【0009】に「LPF (1) の遅延時間は HPF (2) からトリガ発生回路 (4) までの遅延時間に等しい」と記載されている。他方、文献 3 の第 13 図の遅延時間は、入力スイッチ  $SW1 \sim SWn$  または出力スイッチ  $SW1' \sim SWn'$  を制御するクロックの 1 周期に等しい。したがって、文献 1 または文献 2 のノイズ除去回路において、アナログ遅延回路を文献 3 のアナログ遅延回路とした場合に、「ハイパスフィルタからパルス生成回路までの遅延時間」=「入力スイッチ  $SW1 \sim SWn$  または出力スイッチ  $SW1' \sim SWn'$  を制御するクロックの 1 周期」という式が成立するようにすることは自明である。したがって、請求の範囲 9 は進歩性を有しない。

補充欄 (いずれかの欄の大きさが足りない場合に使用すること)

## 第 V.2 欄の続き

## 〔請求の範囲 10〕

文献 3 の第 13 図には、出力コンデンサ  $C_p$  が記載されている。したがって、請求の範囲 10 は進歩性を有しない。

## 〔請求の範囲 11〕

文献 3 の段落番号【0007】には「寄生容量  $C_p$ 」と記載されている。したがって、文献 3 の寄生容量  $C_p$  は、複数のコンデンサ  $C_1 - C_n$  に比して、容量が小さいと認められる。したがって、請求の範囲 11 は進歩性を有しない。

## 〔請求の範囲 12〕

請求の範囲 1-10 のノイズ除去回路の構成部品を同一基板上に形成することは、設計的事項である。したがって、請求の範囲 12 は進歩性を有しない。

## 〔請求の範囲 13〕

請求の範囲 1-10 のノイズ除去回路の構成部品を CMOS プロセスにより同一基板上に形成することは、設計的事項である。したがって、請求の範囲 13 は進歩性を有しない。

文献 4 : JP 62-123819 A (株式会社日立メデイコ)  
1987.06.05 全文

には、文献 3 とほぼ同様の内容が記載されている。したがって、上記請求の範囲 1-13 に対する文章において、文献 3 を文献 4 に置換しても、請求の範囲 1-13 の進歩性を否定できる。

文献 5 : JP 1-136404 A (エヌ・ベー・フィリップス・フルーイランペンフアブリケン) 1989.05.29 第 1 図

には、文献 3 とほぼ同様の内容が記載されている。したがって、上記請求の範囲 1-13 に対する文章において、文献 3 を文献 5 に置換しても、請求の範囲 1-13 の進歩性を否定できる。